

### 3. PCB de múltiplas camadas operando em altas frequências.

Ao longo do presente capítulo os substratos e condutores empregados em placas de circuito impresso, em taxas muito elevadas, serão introduzidos. A montagem em múltiplas camadas, as linhas de acesso e alguns componentes serão descritos. O objetivo principal desta etapa será a obtenção da integridade de sinais no desenvolvimento de PCBs em alta frequência.

#### 3.1. Laminados PCBs.

##### 3.1.1. Substratos (meio dielétrico).

Para a obtenção da integridade de sinais em PCBs operando em altas taxas de transmissão, o material dielétrico utilizado e sua metalização deverão ser cuidadosamente avaliados, através de sua constante dielétrica ( $\epsilon_r$ ), absorção dielétrica ou perda dielétrica ( $\tan \theta$ ) e da condutividade da metalização. As perdas dielétricas, embora muito importantes contribuem em média 20% das perdas totais [11]. Desta forma, as perdas metálicas tornam-se mais relevantes e serão posteriormente avaliadas.

A tabela 1 apresenta os materiais mais comuns utilizados para a fabricação de placas de circuito impresso. [1][5][11].

Laminado	1GHz		10GHz	
	$\epsilon_r$	$\tan \theta$	$\epsilon_r$	$\tan \theta$
Park-Nelco-N7000-Polyimide-resin-eglass	3,9	Baixo	3,8	0,016
Park-Nelco-N8000-Cyanate-ester-eglass	3,7	Baixo	3,5	0,011
PTFE –Teflon	2,1 a 2,5	0,0002 a 0,002	-	-

BT(Bis Triazine maleimide) – Resina	2,9 a 3,9	0,003 a 0,012	-	-
Polyimide	2,8 a 3,5	0,004 a 0,02	-	-
Sílica	3,8 a 4,2	0,0006 a 0,005	-	-
Polyimide – Glass	3,8 a 4,5	0,003 a 0,01	-	-
Epoxy – Glass – FR4	4,1 a 5,3	0,002 a 0,02	-	-
GETEK	3,4 a 3,9	0,006 a 0,015	-	-
Neltec NH9318 PTFE	-	-	3,18	0,0024
Rogers RT;duroid 5580 PTFE	-	-	2,2	0,0009
ROGERS 4350 Core	-	-	8	0,004
ROGERS 4403 Prepreg	-	-	3,17	0,005
ROGERS 3035 ceramic PTFE	-	-	3,50	0,0017
ROGERS 3006 ceramic	-	-	6,15	0,0020

Tabela 1- laminados utilizados para a PCBs em 1GHz e 10GHz [1] [5] [11].<sup>2</sup>

A linha ROGERS RO3000 e RO3200 (*Series High frequency laminates - PTFE-Ceramic*) com baixas tangentes de perda são utilizados em PCBs entre 10GHz e 40GHz. A série RO4000 (*High frequency circuit materials – Woven glass – ceramic loaded thermoset plastic resin*) também possui baixas tangentes de perda para sinais acima de 10GHz.

Atualmente o material mais utilizado para a fabricação de placas de circuito impresso [4] com um número elevado de portas, múltiplas camadas, operando até 1Gb/s (1GHz) é o FR4 com constante dielétrica  $\epsilon_r = 4,2$  e tangente de perdas  $\tan \theta = 0,022$ . Uma outra alternativa [4] é a escolha de laminados da linha GETEK<sup>TM</sup> (epoxy – resina) com baixa perda (GETEK II's) cujo  $\epsilon_r = 3,4$  e tangente de perdas  $\tan \theta = 0,006$ .

<sup>2</sup> (www.rogerscorporation.com)

### 3.1.2. Condutores.

O condutor mais comum utilizado, atualmente, em PCBs com um número elevado de portas e múltiplas camadas, é o cobre [15][16]. Entretanto é possível utilizar em PCBs de menor complexidade laminado de alumínio, prata, latão ou ouro [14]. A tabela 2 apresenta os tipos de condutores mais comuns utilizados para fabricação de PCBs.

Condutor	Condutividade $\sigma (S/m)$	Resistividade $\rho (\Omega \cdot m)$
Cobre	5,88E+07	1,71E-08
Prata	6,14E+07	1,62866E-08
Ouro	4,10E+07	2,43902E-08
Alumínio	3,53E+07	2,83286E-08
Níquel	1,47E+07	6,80272E-08
Latão	1,57E+07	6,36E-08

Tabela 2 – Laminados condutores utilizados em PCBs [14]<sup>3</sup>

A condutividade [ $\sigma (S/m)$ ] e a resistividade do condutor [ $\rho (\Omega \cdot m)$ ] escolhido definirá [14] aproximadamente a perda na LT pela resistência R do modelo RLCG onde  $R = \frac{\rho \cdot l}{W \cdot t} (\Omega)$  sendo (W) a largura da linha, (t) a espessura do laminado condutor e (l) o comprimento da linha de transmissão. As ferramentas computacionais de cálculo e dimensionamento de LTs *microstrip* e *stripline* possuem modelos que determinam as perdas totais, considerando a perda no condutor e no dielétrico [20][13].

Em baixas frequências (poucos MHz) [14] a resistência R é determinada como  $R_{DC}$ . Com o aumento da frequência o ‘*Skin effect*’ passa a ser importante e

provoca perdas na amplitude do sinal, pois o “*Skin depth*”  $\delta(m) = \sqrt{\frac{2}{\omega(\text{rad/s}) \cdot \mu}}$

<sup>3</sup> Dados de condutividade comparados com a ferramenta TXLine de cálculo de linhas de transmissão microstrip, stripline, etc.

diminui. Se considerarmos uma linha do tipo *microstrip* (com sinais em alta frequência), a resistência  $R$  pode ser definida como  $R_{ac} = \frac{\rho \cdot l}{W \cdot \delta} (\Omega)$  e se o “*Skin depth*” diminui então  $R_{ac}$  aumenta. É importante observar que a resistência total ( $R_{ac\_total}$ ) é uma soma de  $R_{ac}$  com a resistência devido a corrente de retorno no plano de referência, isto é,  $R_{ac\_total} = R_{ac} + R_{ac\_refplane}$ , onde  $R_{ac\_refplane}$  é determinada a partir da densidade de distribuição de corrente na área do plano de referência [14].

### 3.1.3. Montagem de laminados em PCBs de múltiplas camadas.

Na fabricação de uma placa de circuito impresso de múltiplas camadas, é mais comum a montagem dos laminados de duas configurações diferentes [5] mostradas na figura 8.

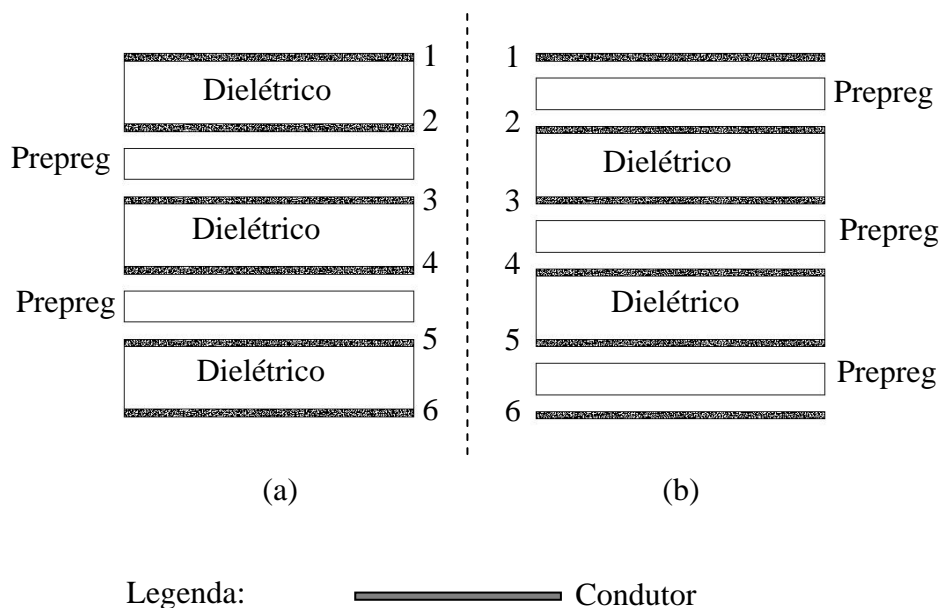


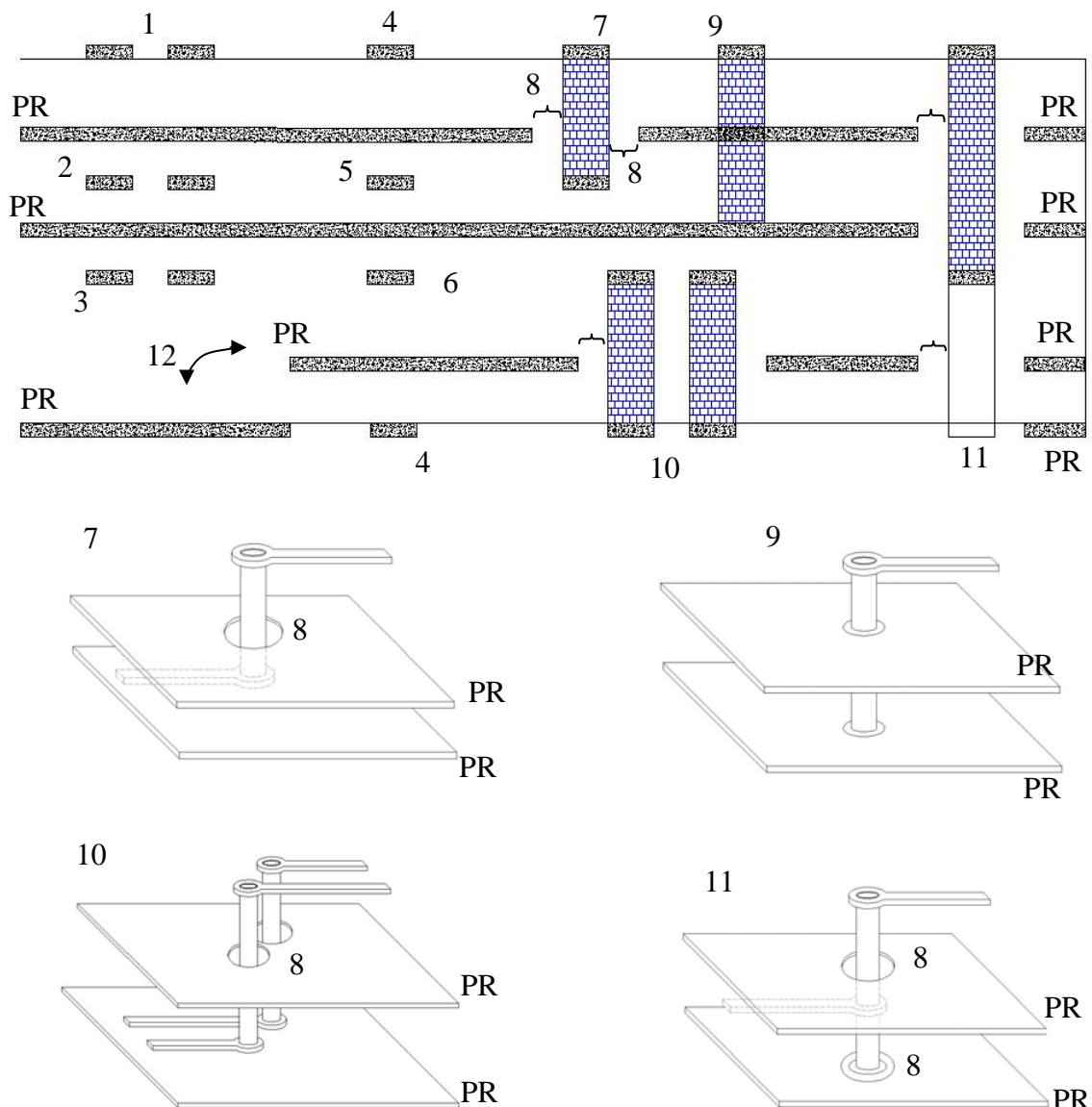
Figura 8 – Exemplo da montagem de laminados em PCBs de 6 camadas ( ou 6 planos condutores). As configurações (a) ou (b) podem ser estendidas para 22 camadas (ou 22 planos condutores).[16]

O prepreg é o material utilizado para obter a aderência entre os laminados condutores. Em geral o prepreg deverá ser fornecido pelo mesmo fabricante do

dielétrico<sup>4</sup> pois as características elétricas,  $\epsilon_r$ ,  $\tan \theta$  e as características de temperatura e flexibilidade dos materiais, devem ser compatíveis e dependem da frequência de operação[5].

### 3.2. Tipos de linhas de transmissão em PCBs de múltiplas camadas.

As configurações de LTs mais comuns para o desenvolvimento de placas de circuito impresso com múltiplas camadas e um grande número de componentes, são apresentadas abaixo na figura 9 e detalhadas no Anexo B.



<sup>4</sup> O laminado dielétrico pode ser chamado, por alguns fabricantes, de “Core”

Figura 9 – Tipos de LT em PCBs de múltiplas camadas [11]. A numeração é respectivamente (1) Microstrip Acoplada; (2) Stripline acoplada centrada; (3) “Offset” Stripline acoplada; (4) Microstrip; (5) Stripline centrada; (6) “Offset Stripline”; (7) Microstrip/Via/Stripline ; (8) “Clearance”; (9) Via/PR; (10) Microstrip acoplada/ Via acoplada/ Stripline acoplada; (11) Microstrip/Via/Stripline/Estube; (12) descontinuidade entre planos de referencia; (PR) Plano de Referencia.

Os planos de referência, podem ser planos de terra ou planos de alimentação (V), que em alguns casos possuem correntes de retorno e descontinuidades ao longo da camada. As correntes de retorno provocam atenuação no sinal que se propaga na linha e interferência em uma outra linha de transmissão bem próxima. A descontinuidade no plano de referência ao longo da placa, causa descontinuidades de impedância na LT existindo portanto reflexão [14].

As linhas *microstrip*, *stripline*, *vias*, *microstrip acopladas* e *stripline acopladas* (sinais diferenciais) são configurações frequentemente encontradas em comunicação “*inter-chip*”.

### 3.3. Componentes PCBs

Uma placa de circuito impresso utilizada em projetos de telecomunicações, necessita de um estudo detalhado de sua funcionalidade elétrica. Um modelo de circuito eletrônico (*schematics*) deve ser proposto, onde os componentes analógicos e digitais são testados e simulados. Após obter todos os resultados no *schematics*, é necessário ter as dimensões físicas de cada porta, isto é, os *pads* dos componentes para a solda na placa e interligação com as linhas, ou seja, determinar o *footprint* de cada componente SMD (*Surface Mount Device*) para o dimensionamento do circuito impresso equivalente [16]. É importante observar que o dimensionamento das linhas, que interconectam as portas dos componentes, deve ser compatível com as dimensões dos *pads*, para minimizar os efeitos de capacitância e indutâncias parasitas que provocam perda no sinal [16].

Os componentes eletrônicos se tornam cada vez menores com o aumento da frequência de operação e conseqüentemente seus *footprint* também [16]. Na figura 10 é apresentado como exemplo os microresistores e microcapacitores mais comuns utilizados nas configurações de PCBs em altas taxas de transmissão e as suas dimensões apresentadas na tabela 3. A figura 11 mostra uma PCB simples de

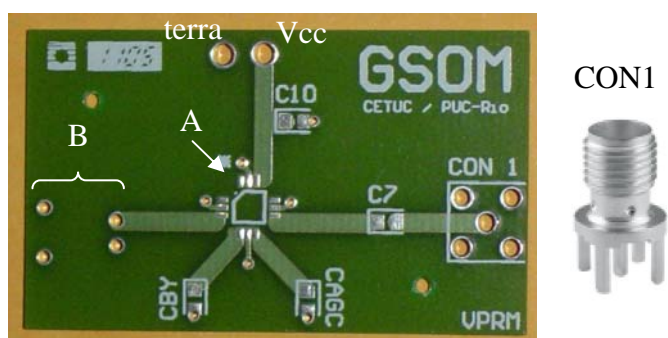
uma camada, projetada no CETUC, para ilustrar, neste capítulo, a utilização de componentes eletrônicos SMD e “*through-hole*”<sup>5</sup>, as LTs, vias e conectores.



Figura 10 – Microcapacitor DielectricLab<sup>6</sup> e microresistores para transmissão em alta frequência.

Footprint SMD	Dimensão (mm)	
	L (mm)	B (mm)
1206	3,1 (± 0,15)	1,55 (± 0,15)
0805	2,0 (± 0,15)	1,25 (± 0,15)
0603	1,6 (± 0,10)	0,8 (± 0,15)
0402	1,0 b (± 0,1)	0,5 (± 0,05)

Tabela 3 - Dimensões aproximadas dos microcapacitores e microresistores em alta frequência que determinam o footprint.



<sup>5</sup> Tipo de via para soldar componentes através da placa.

<sup>6</sup> Dielectric Laboratories (<http://www.dilabs.com/>)

Figura 11 – PCB de uma camada dielétrica (ou 2 camadas de planos condutores), que contém 1 chip SMD de 12 portas (A), 4 capacitores 0603 (C10, C7, CAGC e CBY), 1 conector RF ( $50\Omega$ ) “through-hole” (CON1), 1 diodo “through-hole” (B), Vcc e terra.

### 3.4. Outros problemas que podem perturbar a integridade do sinal de alta frequência transmitido em PCBs de maior complexidade.

As placas de circuito impresso de múltiplas camadas se tornam cada vez mais complexas, já que é necessário um maior número de linhas e vias para interligar um número grande de portas (quantidade de chips por placa) e componentes [16]. Surgem então outros problemas que prejudicam a integridade do sinal [1].

As discontinuidades de impedância nas conexões entre linhas, capacitores, vias, estubs e soldas, provocam reflexões que atenuam o sinal transmitido [11]. As impedâncias características ( $Z_c$ ) das portas dos componentes eletrônicos e  $Z_c$  das cargas de terminações devem estar casadas com as linhas para evitar reflexões. A proximidade entre as linhas e vias, mostrada na figura 12, causam crosstalk e interferência intersimbólica que penalizam a BER na recepção [15]. A figura 12, a seguir, ilustra como é possível minimizar *crosstalk* em configurações *microstrip*, *stripline* e vias.



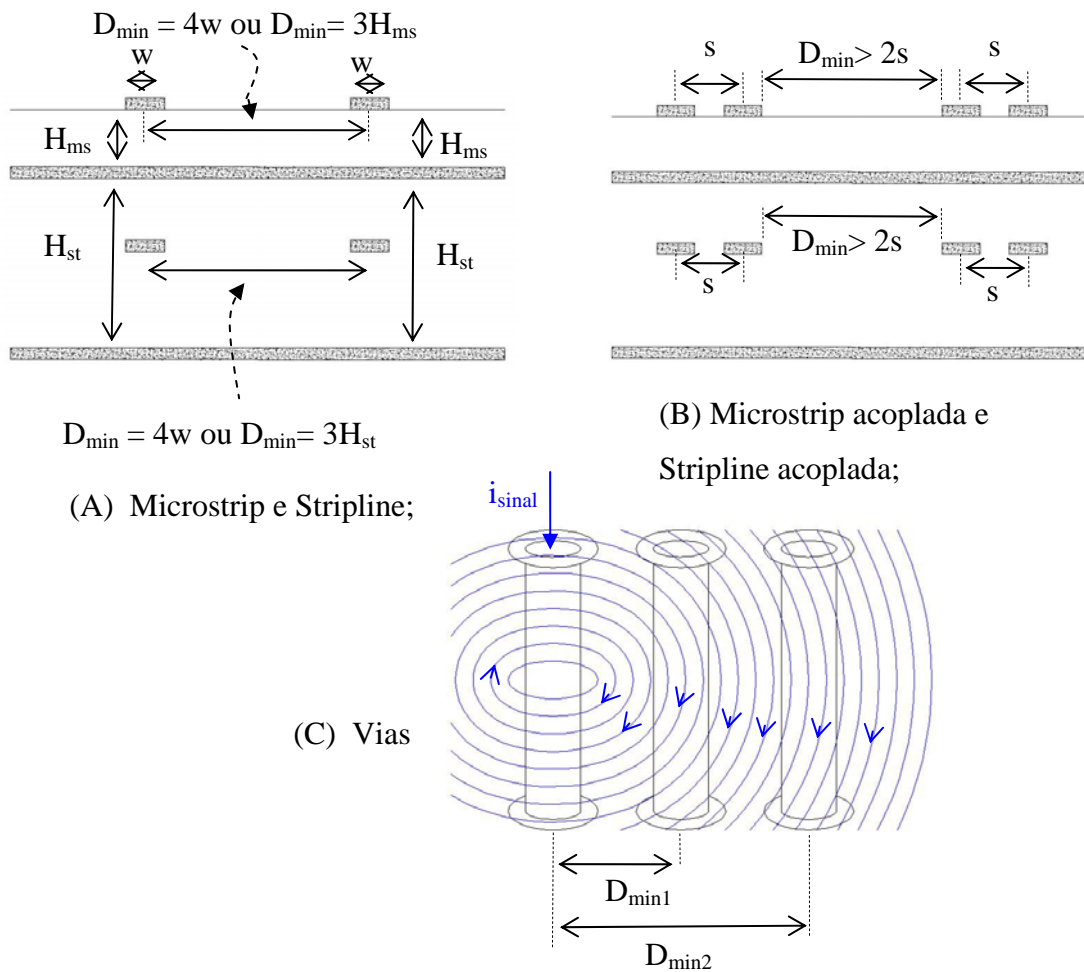


Figura 12 – Minimização de crosstalk entre linhas de transmissão [15] [11]. Onde:  $D_{\min}$  é a distância mínima para evitar crosstalk entre as linhas de transmissão;  $H_{ms}$  é a altura do meio dielétrico da linha microstrip;  $H_{st}$  é a altura do meio dielétrico da linha stripline.

Para minimizar *crosstalk* nas linhas *microstrip* e *stripline*, as mesmas devem estar distanciadas de quatro vezes a largura da linha. Nas linhas *microstrip* acoplada e *stripline* acoplada a distância mínima deverá ser maior do que duas vezes a separação entre o acoplamento.[15] Nas vias esta distância mínima necessária para evitar interferência em outras vias próximas, é calculada a partir da corrente do sinal que se propaga na via e o campo magnético gerado por esta corrente, de acordo com as dimensões físicas da via.[11]

Com o aumento das frequências de transmissão torna-se difícil minimizar o efeito de radiação eletromagnética da placa, devido por exemplo a linhas microstrip finas, distribuições de corrente de retorno ao longo dos planos de

referencias, vias e estubs. Essa irradiação provoca perda no sinal transmitido e degrada o diagrama de olho na recepção, isto é, compromete a BER. [14] [17] [9]. Este efeito de radiação está sujeito a uma regulamentação de EMI (Eletromagnetic Interference ) que estabelece limites, com o objetivo de minimizar interferência a outros sistemas eletrônicos. A EMI está sempre presente uma vez que é impossível isolar completamente (de forma ideal) a placa, então deve existir Compatibilidade Eletromagnética<sup>7</sup> (EMC Eletromagnetic Compatibility) entre a placa e o meio externo [17].

### 3.5. Conclusões.

Ao longo do presente capítulo um conjunto de configurações envolvendo linhas de transmissão, vias, substratos, metalizações e componentes SMD foram descritos para a montagem e fabricação de PCBs de múltiplas camadas.

Foram citados os procedimentos necessários para a otimização da integridade dos sinais envolvidos, além da redução de *crosstalk* e da interferência intersimbólica, assim como a obtenção da compatibilidade eletromagnética.

---

<sup>7</sup> [www.quemc.com.br](http://www.quemc.com.br)